

FPGA の活用による電子回路の高性能化に関する研究

－多軸モーションコントロールの開発－

Study on superior performance of electronic circuit using FPGA

－Development of Multi-axis motion control－

村井 博、柳浦 一美*、小島 賢司*、中村 一也*

(*アダマンド並木精密宝石株式会社)

システム集積技術を県内企業に普及させるため、FPGA*が持つ並列処理性能や柔軟性を生かした多軸モータ制御システムを開発した。従来、マイコンによるモータ制御では 2～3 軸でも対応が困難であったが、これを FPGA へ置き換えることにより 1 つのシステムで 10 軸以上の同時制御を目指す。ブラシレス DC モータを専用ドライバ IC で駆動する形態を想定しており、多数のドライバ IC とのインターフェースを FPGA が担う。

昨年度は FPGA によるモータ駆動の基礎技術を確認するため、1 軸に限定してモータ制御システムを構築し、さらに 4 軸同時制御に対応する制御システムを試作した。

今年度は昨年度の成果を発展させ、15 軸の同時制御に対応した制御基板を新規に開発した。さらに、12 軸のモータを有するロボットハンド^{注)}の制御に応用し、実用性を評価した。その結果、多軸化と小型化が十分両立可能であることが確認された。

※ FPGA：ユーザーが回路情報を書換え可能なデジタル回路 Field-Programmable Gate Array の略称



図1 15軸対応モータ制御基板

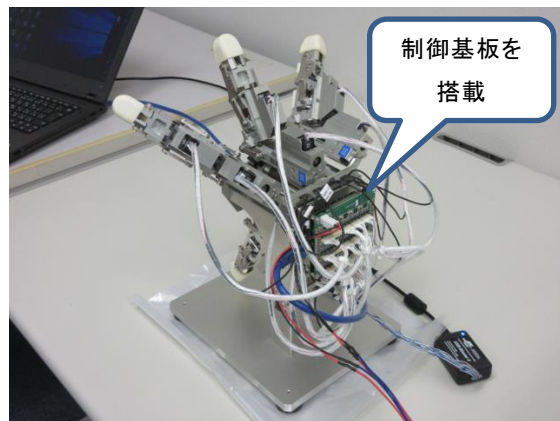


図2 12軸のモータを有するロボットハンド^{注)}

注) 本ロボットハンドの研究開発は、総合科学技術・イノベーション会議が主導する革新的研究開発推進プログラム (ImPACT) の一環としてアダマンド並木精密宝石(株)が実施したものである。

1. はじめに

システム集積技術を県内企業に普及させるため、FPGA*が持つ並列処理性能や柔軟性を生かした多軸モータ制御システムを開発した。従来、マイコンによるモータ制御では2~3軸でも対応が困難であったが、これをFPGAへ置き換えることにより1つのシステムで10軸以上の同時制御を目指す。ブラシレスDCモータを専用ドライバICで駆動する形態を想定しており、多数のドライバICとのインターフェースをFPGAが担う。

昨年度はFPGAによるモータ駆動の基礎技術を確立するため、1軸に限定してモータ制御システムを構築し、さらに4軸同時制御に対応する制御システムを試作した。

今年度は昨年度の成果を発展させ、15軸の同時制御に対応した制御基板を新規に開発した。さらに、12軸のモータを有するロボットハンド^{注)}の制御に応用し、本システムの実用性を評価した。

2. 実験方法

本システムが制御対象としている小型モータを図1に示す。アダマンド並木精密宝石(株)製のブラシレスDCモータで、定格出力16.5W、無負荷回転数40,000rpmの能力を有している。このモータは専用のドライバICにて駆動するが、このICの制御をFPGAが行う。この小型モータをターゲットとした多軸モータ制御基板の開発仕様を表1に示す。最多で15個のモータの同時制御を目標に掲げた。また、制御システム全体の構成としては、制御基板の上位コントローラとしてPCを擁し、UDP/IP通信にて各軸の指令を受け取る構成とした。



図1 制御対象の小型モータ

表1 多軸モータ制御基板 仕様

項目	仕様
駆動モータ数	15個
制御・通信周期	1ms
通信プロトコル	UDP/IP
通信速度	1000base-T
モータ信号 入出力	PWM, DIR, Break_n 出力 32bit エンコーダ入力 16bit 電流値入力 16bitトルク値入力
基板外形	70mm×70mm目標

表1に示す仕様に基づいて検討した結果、基板サイズの制約も鑑みて、FPGA基板とドライバICを搭載したインバータ基板の2枚構成とした。FPGA基板の構成を図2に示す。FPGAはIntel社(旧Altera社)のMAX10シリーズ、10M50DAF255C8G(50kLE、FBGA255ピン)を採用した。このFPGAに、各軸のモータードライバICやモータから接続される信号線がそれぞれ15系統、ならびに2系統のA/Dコンバータの制御I/O、PCと通信するEthernetインターフェース全てを直結した。FPGAに接続したユーザーI/Oピン数は計129ピンである。

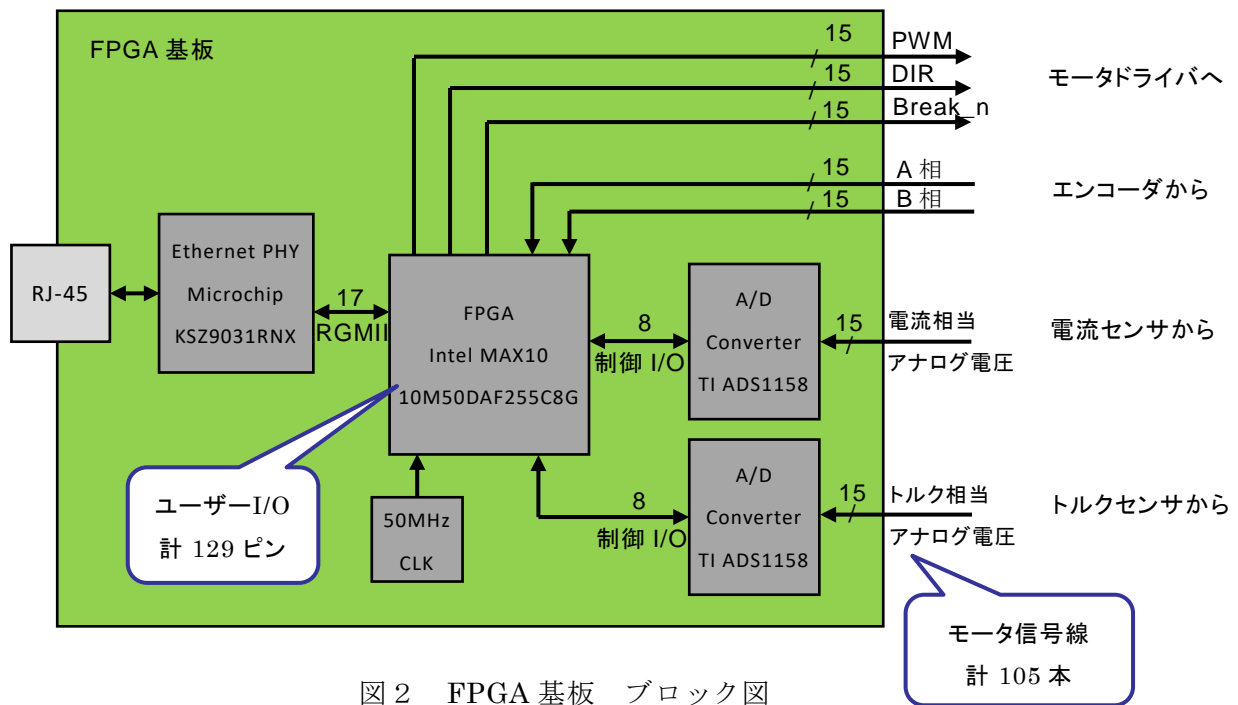


図2 FPGA基板 ブロック図

また、FPGA 内部のプログラムは1系統の UDP/IP 通信機能、15系統の PWM 出力、エンコーダカウンタ、2系統の A/D コンバータのコントローラを実装する必要がある。本開発では Grove Design Service 社 が提供している UDP コアを採用し、全体のフレームワークとした。このフレームワークでは Intel 製 FPGA で動作するソフトコア CPU の Nios II が UDP/IP プロトコルスタック用とユーザアプリケーション用に2つ実装されている。この構造を生かし、アプリケーション用 C プログラムにて UDP/IP パケットの送受信命令を記述し、各軸モータの制御はハードウェア記述言語 VHDL により周辺装置（ハードウェア）として作成して Nios II CPU のバス配下に接続する形でプロセッサシステムを構築した。この FPGA 内部ロジック構成を図3に示す。

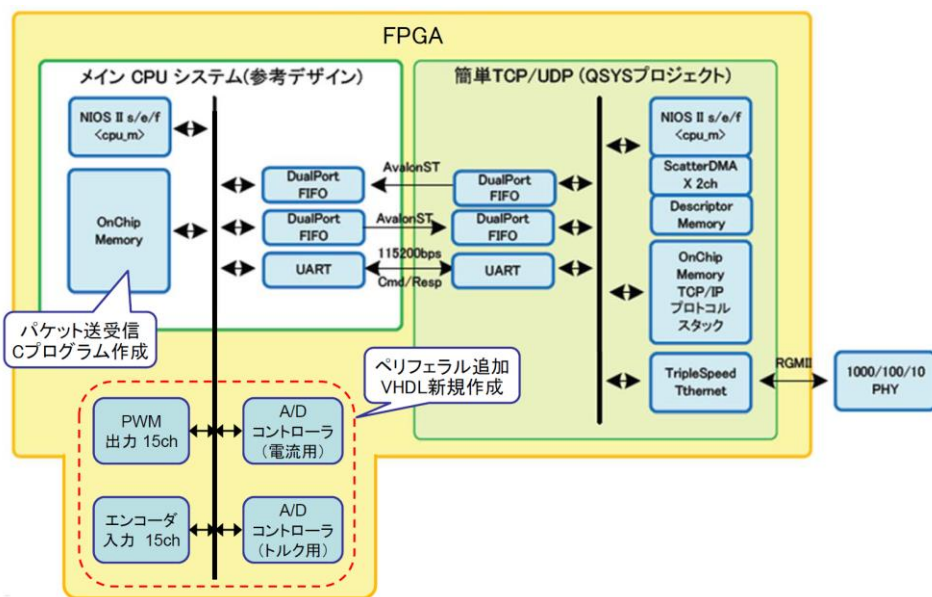


図3 FPGA 内部ロジック構成
(引用元 Grove Design Service 社 UDP コア資料に加筆)

3. 結果

図2のブロック図に倣って試作した制御基板を図4に示す。FPGA基板とインバータ基板の2枚重ねにより、70mm×82mm、基板間5mmのサイズとなった。当初目標の70mm×70mmからは若干拡大しているが、後述する実証試験においては問題ないサイズであることを確認している。

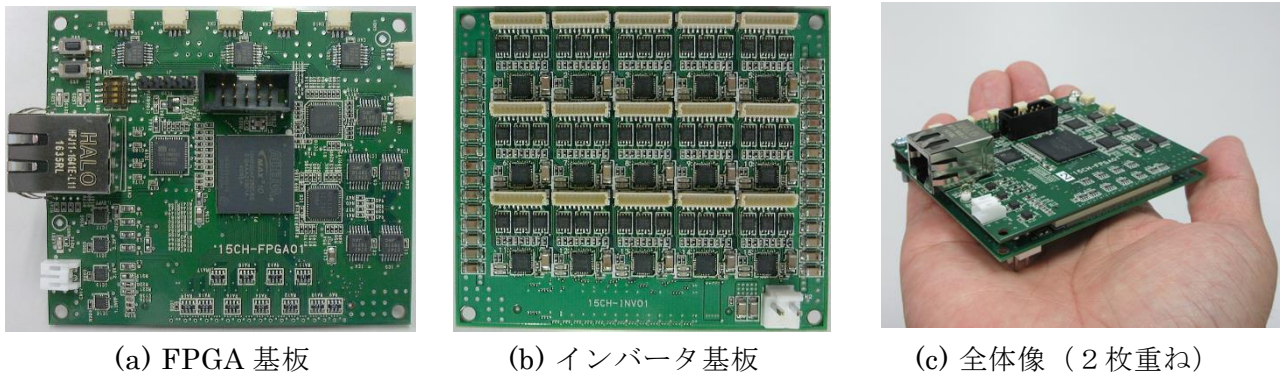


図4 15軸対応モータ制御基板

一方、図3の構成をFPGAにプログラムした結果を表2に示す。FPGA開発ツールはIntel Quartus Prime v16.1を用いてコンパイルした。表2の(a)はFPGAが持っている回路リソースの消費量を表している。Logic Element数は約17kLEであり、約34%の使用率であった。また、(b)はソフトコアCPUのNios IIで実行されるソフトウェアのメモリ量であるが、これらはFPGA内蔵メモリの容量で賄うことができた。このとおり、15軸同時制御の回路とネットワーク機能が外付けメモリなしで構成できたのは、FPGAの優位性であるシステム集積の効力が発揮されたことによる。

表2 FPGA内部リソース消費量

(a) FPGA ロジック回路量

項目	使用量	搭載量	使用率
Logic Element 数	17,058	49,760	34 %
Flip Flop 数	11,445	50,599	23 %
ユーザー I/O ピン数	129	178	72 %
内蔵メモリ量[byte]	49,502	209,664	24 %
9-bit 乗算器 個数	12	288	4 %

(b) Nios II ソフトウェア メモリ量

項目	使用量	確保量	使用率
アプリケーション [byte]	4,544	8,192	55 %
UDPコア[byte]	13,424	16,384	82 %

この制御基板を用いて、12軸のモータを有するロボットハンド^{注)}にて動作検証を行った。制御基板を搭載したロボットハンドを図5に、制御システム全体を図6に示す。図5のとおり、制御基板はロボットハンドにおける手の甲の位置に搭載した。つまり、ロボットハンドの可動域に干渉しないよう小型化できたとともに、各軸モータと最短で配線することができた。このようにモータ制

御システムを FPGA で構築することはロボットの小型化にも大きく役立つことを示すことができた。

この実用性評価を受けて、アダマンド並木精密宝石㈱ではロボットハンド、制御基板、PC ソフトウェアを含む多軸モータ制御システムを受注生産品として製品化した。

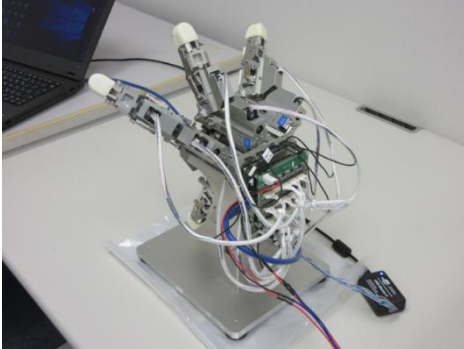


図5 12軸のモータを有する
ロボットハンド^{注)}

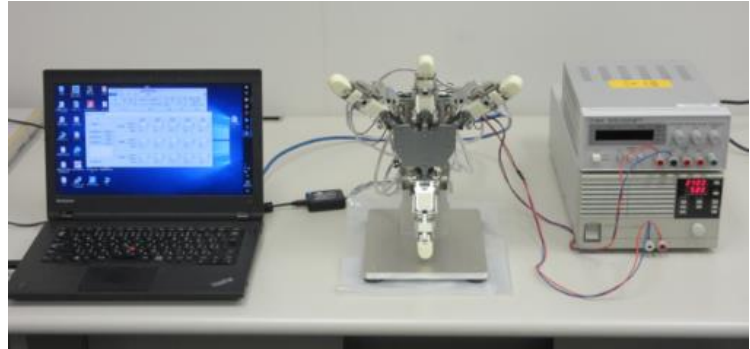


図6 多軸モータ制御システム全体

4. まとめ

FPGA が持つ並列処理性能や柔軟性を生かし、多軸モータ制御システムを開発した。15軸の同時制御に対応した制御基板を新規に開発した。さらに、12軸のモータを有するロボットハンド^{注)}の制御に応用し、本システムの実用性を評価した。その結果、小型化と多軸化の両立を達成することができた。本研究開発の成果は、さまざまなロボットの制御システムを構築する上で、活用が期待される。

注) 本ロボットハンドの研究開発は、総合科学技術・イノベーション会議が主導する革新的研究開発推進プログラム (ImPACT) の一環としてアダマンド並木精密宝石㈱が実施したものである。