

FPGA アクセラレーションによる生産性向上に関する研究

Study on productivity improvement by FPGA acceleration

村井 博

並列処理性能や回路構成の柔軟性に富んだ FPGA*を活用した電子機器の開発手法を県内企業に普及させるため、第二期中期計画期間内の開発研究事業(H26～H30 年度)では、県内企業が出荷する電子機器製品の小型化・高性能化に取り組んできた。一方、社会情勢として生産性向上の機運が一層高まっており、インフラや設備においてもシステム性能をアップしたいという課題がある。このことから第三期中期計画期間内 (R1～R4 年度) の本研究では、これら FPGA の応用先を「自社製品の高度化」から「インフラの高度化」に展開して取り組み、産業全体の底上げを図ることにした。

そこで本研究では、生産現場のインフラの1つとして製品の試験装置を取り上げ、機能拡充の手段として FPGA を活用した装置開発に取り組んだ。具体的にはサーボモータに付属する角度センサ「エンコーダ」の出荷時検査装置 (図1) の更新にあたり、装置の中核をなす制御ユニット (写真1) を新規開発する必要があったが、これに FPGA を搭載することで機能拡充することができた。開発手法としては、FPGA 内にソフトコア CPU プロセッサ「Nios II」を構成し、UART などの通信インターフェースを任意に追加することで本システム専用のマイコンシステムを構築したものである。

H24 年度から FPGA にかかる研究を行ってきたが、県内企業のロボット関連装置、工場内試験装置など約5社に FPGA 技術を適用でき、普及に貢献した。企業技術者の自立を支援してきたので、益々の生産性と製品機能の向上に役立つものと考えている。特に FPGA を自由に使いこなせれば、通信、モータ制御、マシンビジョンといったロボット周辺技術の高度化を図ることができる。また、県内のロボット業界 (サプライヤ) とロボット導入企業を結びつけることで、産業全体のロボット需要を喚起し、活性化を図ることも可能である。FPGA が持つ計算性能と柔軟性は、将来的に AI の高速化に効果的であることから、スマート化を目指す生産現場への AI 適用も期待される。

※ FPGA : ユーザーが回路情報を書換え可能なデジタル回路 Field-Programmable Gate Array の略称

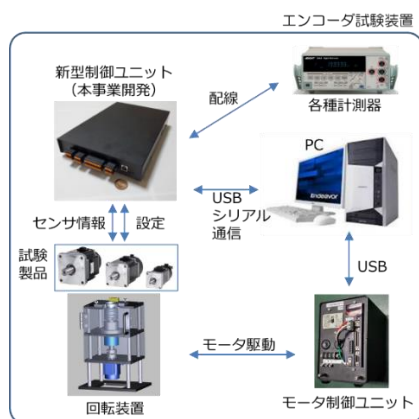


図1 エンコーダ試験装置概略

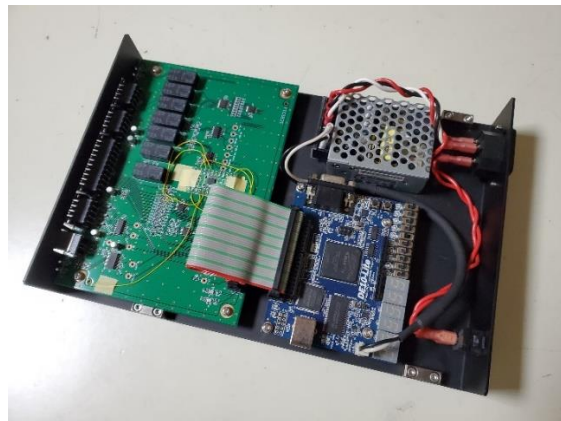


写真1 FPGA 搭載新型制御ユニット

1. はじめに

並列処理性能や回路構成の柔軟性に富んだ FPGA*を活用した電子機器の開発手法を県内企業に普及させるため、第二期中期計画期間(H26～H30 年度)では県内企業が出荷する電子機器製品の小型化・高性能化に取り組んできた。一方、社会情勢として生産性向上の機運が一層高まっており、インフラや設備においてもシステム性能をアップしたいという課題がある。このことから第三期中期計画期間 (R1～R4 年度) の本研究では、これら FPGA の応用先を「自社製品の高度化」から「インフラの高度化」に展開して取り組み、産業全体の底上げを図ることにした。本研究では高度化すべき技術分野として「産業用ネットワーク」「ロボットハンドの協調制御」「工場内試験装置」の3つを掲げ、取り組んだ内容についてまとめた。

2. 研究内容

2. 1 産業用ネットワーク

通信のリアルタイム化として「FPGA による低遅延イーサネット技術の開発」に取り組んだ。これは一般に ToE (TCP オフロードエンジン) とされるもので、プロトコル処理を専用ハードウェアで行うことによる CPU の負荷軽減技術である。本研究では特定のアプリケーション向けに小型な機能限定版プログラムを構築し、FPGA への実装を試みた。

本研究ではロボットに搭載する想定動画転送システムの低遅延化をターゲットとした。今年度は、FPGA による実験系を構築するため、市販の FPGA ボードに連結できるインターフェース回路基板(写真2)を新たに試作した。さらに、同実験系(写真3)の FPGA に実装する LAN 通信機能回路プログラムを作成し、加えて TCP/IP のハードウェア処理を実装した。検証では上位層として HTTP プロトコルを選び、同プロトコルによるパケット送受信の動作確認を行った。その結果、FPGA に格納した HTML ファイルを PC の Web ブラウザで正常に表示できることを確認した。また、後述の取組みに付随した低遅延ネットワーク回路の開発においては 67 μ s の低遅延リアルタイム通信を実現した。

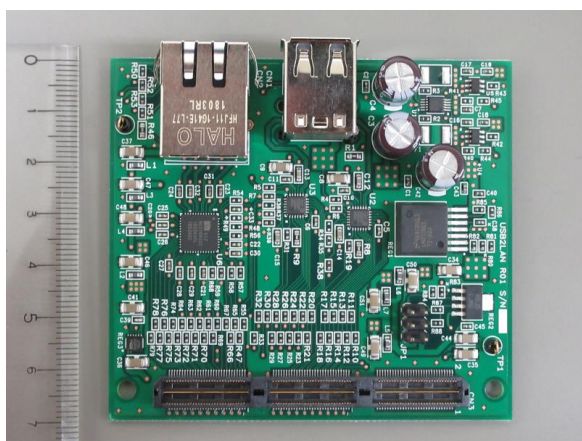


写真2 画像転送向け低遅延ネットワーク実験用
インターフェース(I/F)回路基板

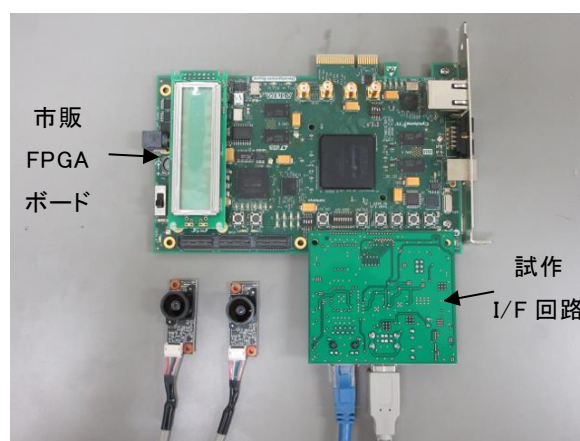


写真3 画像転送向け低遅延ネットワーク
実験系

2. 2 ロボットハンドの協調制御

手指を模したロボットハンドへの応用を前提に、関節を動かすための合計15軸のモータを同時並列にPWM駆動できる小型のFPGA制御基板を開発した。さらにその後継開発も行った。その結果、ロボットハンドの指先を駆動するモータのPIDフィードバック制御機能をFPGAのハードウェアで並列構成して付加することに成功した。

位置フィードバック制御技術は、モータ各軸を協調させて動作する上では欠かせない技術である。この検証を行うため、まずは2軸のブラシレスDCモータに限定した評価基板を作製した(写真4)。また、この評価基板のFPGAのハードウェアでPID制御及び各軸の連携協調制御の機能を構築した。2つのモータの軌道を比例関係で制御してみたところ、相互の軌道はよく相似しており(図2)、その軌道偏差は1%未満であった。

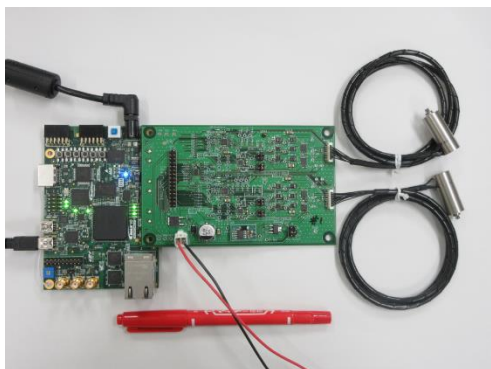


写真4 協調制御評価用 2軸モータ制御基板

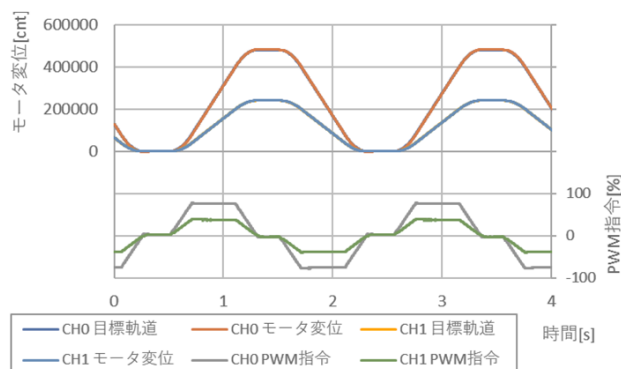


図2 2つのモータの比率維持制御軌道

このように2軸を対象にした基本検証を受け、さらに10軸以上の多軸化への拡張を目指した。2軸評価に用いた回路基板を5つ並列で実装し、FPGAに接続することで10軸のモーションコントローラシステムとした(写真5)。

2.3 工場内試験装置

FPGAを活用した工場内試験装置の開発に取り組んだ。具体的にはサーボモータに付属する角度センサ「エンコーダ」の出荷時試験装置の更新(図1)にあたり、装置の中核をなす制御ユニット(写真1)を新規開発する必要があったが、これにFPGAを搭載することで機能拡充することができた。開発手法としては、FPGA内にソフトコアCPUプロセッサ「Nios II」を構成し、UARTなどの通信ペリフェラルを任意に追加することでマイコンシステムを構築したものである。



写真5 10軸対応モーションコントローラ試作機

3. まとめ

並列処理性能や回路構成の柔軟性に富んだFPGAを活用した電子機器の開発手法を県内企業に普及させるため、本研究ではFPGAの応用先を「自社製品の高度化」から「インフラの高度化」に展開して取り組み、産業全体の底上げを図ることに取り組んだ。高度化すべき技術分野として「産業用ネットワーク」「ロボットハンドの協調制御」「工場内試験装置」の3つを掲げ、それぞれの課題に特化した技術開発を行った結果、ロボット周辺機器や試験装置の高度化を具現化することができた。

本事業を含め八戸工業研究所では平成 24 年度から県内企業への **FPGA** の普及促進に取り組んできた。これまで県内企業の製品、ロボット関連装置、工場内試験装置などに **FPGA** 技術を応用し、県内事業者に広めることができた。企業技術者の自立を支援してきたので、益々の生産性と製品機能の向上に役立つものと考えている。特に **FPGA** を自由に使いこなせれば、通信、モータ制御、マシンビジョンといったロボット周辺技術の高度化が図ることが期待できる。**FPGA** が持つ計算性能と柔軟性は **AI** の高速化に効果的であることから、今後の展開としてはスマート化を目指す生産現場への **AI** 適用も期待される。