

# FPGA の活用による電子回路の小型化に関する研究

—紙枚数計数機向け FPGA 高速検査モジュールの開発—

## Study on miniaturization of electronic circuit using FPGA -Development of high-speed inspection module for paper counter-

村井 博、馬場 和人<sup>\*</sup>、田村 一憲<sup>\*</sup>、高橋 力<sup>\*</sup>  
(<sup>\*</sup>大蔵工業株式会社)

システム集積技術を県内企業に普及させるため、FPGA<sup>\*</sup>を活用した小型省電力の画像処理装置、検査装置等を開発する。従来、電子機器、各種装置で行っていた検査・制御ソフトウェアを FPGA へ置き換えることにより、小型化と高性能化を図ることを目的とする。

昨年度は、印刷物の枚数を計数する装置において印刷物の並び順、印刷ずれを検査する新規付加機能を実現するため、小型高性能な FPGA 検査モジュールを開発した。これにより従来マイコンにて処理していた際の処理速度 1,000 枚/分に対して倍以上の 2,500 枚/分の検査処理速度を実現できる成果が得られた。しかしながら、この検査処理速度での検査正答率には改善の余地があった。そのため、今年度は 2,500 枚/分の検査処理速度時でも検査正答率を製品仕様上満足できるレベルに改善するため、検査アルゴリズムの改良を行った。

検査用バーコードの認識の際に必要なエッジ検出処理は、照明の輝度分布や印刷物の個別ばらつきに対して影響を受けないようにする必要がある。今回、パターンマッチング法を適用し FPGA に組み込むことで、結果として 97%~100%の検査正答率を達成した。

今後は装置に組み込んだ実証試験を繰り返し、製品化を支援する。その他、現場で信頼性が要求される装置への応用も検討する。

※ FPGA : ユーザーが回路情報を書換え可能なデジタル回路 Field-Programmable Gate Array の略称

