

FPGA の活用による電子回路の小型化に関する研究

－紙枚数計数機向け FPGA 高速検査モジュールの開発－

Study on miniaturization of electronic circuit using FPGA.
-Development of high-speed inspection module for paper counter. -

村井 博、馬場 和人[※]、田村 一憲[※]、高橋 力[※]
(*大蔵工業株式会社)

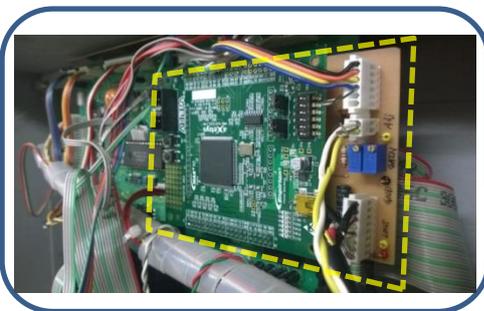
従来電子機器や各種装置で行っていた検査・制御ソフトウェアを FPGA へ置き換えることにより小型化と高性能化を図り、県内企業にシステム集積技術を普及させることを目的に、FPGA[※]を活用した小型省電力の画像処理装置、検査装置等を開発する。

本年度は、印刷物の枚数を計数する装置において印刷物の並び順、印刷ずれを検査する新規付加機能を実現するため、小型高性能な検査モジュールを開発した。当該検査機能の小型化・低コスト化・高性能化を達成させるため、これまで装置の制御に用いてきたマイコンによるソフトウェア処理に代わり、FPGA によるハードウェア処理での実現を試みた。

その結果、従来マイコンにて処理していた際の処理速度 1,000 枚/分に対し、今回試作した FPGA 検査モジュールは倍以上の 2,500 枚/分の処理速度を実現できた。

今後は装置に組み込んだ実証試験を繰り返し、検査正答率の改善を図り、製品化を進める。

※ FPGA：ユーザーが回路情報を書換え可能なデジタル回路 Field-Programmable Gate Array の略称



搭載



- 検査機能：並び順、印刷ずれ
- 実装：CCD ラインセンサ + FPGA
- 処理方法：ハードウェア処理
(一部パイプライン構成)
- 検査性能：従来 1,000 枚/分
→ 2,500 枚/分 以上可能

開発・搭載した FPGA 検査モジュール

企業の既存製品：紙枚数計数機に搭載

紙枚数計数機向け FPGA 高速検査モジュールの試作