

マイクロプロセッサシステムの開発

Development of microprocessor system

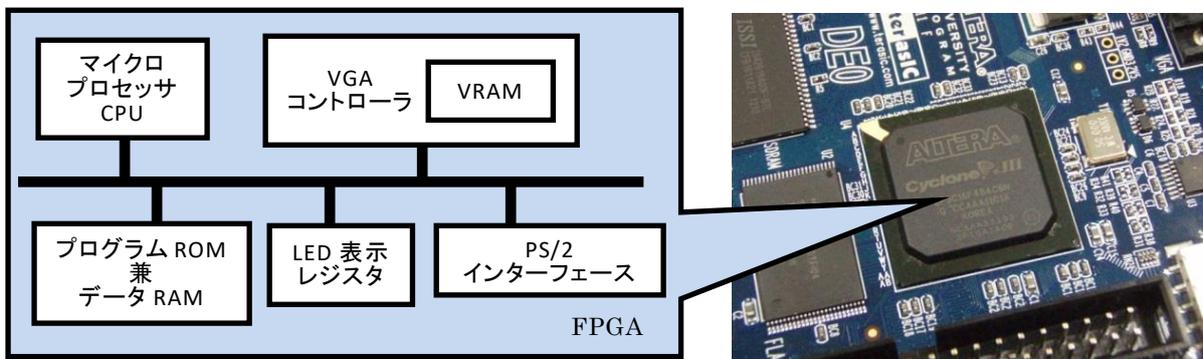
村井 博

ユビキタス社会の到来により小型電子情報機器の爆発的な増加が予測されていることから、電子回路そのものの省電力化が急務である。そのアプローチのひとつとして「システム集積化技術」を使えば IC 間の通信を減らし、必要な回路だけを過不足なく搭載することができるため、システムのトータル電力のスリム化が可能である。

このことから「システム集積化技術」を確立し、FPGA(field-programmable gate array : ユーザーが書き換え可能なデジタル回路)を用いたシステム LSI 開発を県内企業が容易に実施できるようにするため、300LE*以下と回路規模が小さく周辺回路との接続が容易な FPGA 内蔵向けマイクロプロセッサ(CPU)と、その設計支援ツールを開発する。

今年度の研究結果は以下のとおりである。

1. 制御用途で回路規模が 260LE*の小規模マイクロプロセッサ (CPU) を開発し、FPGA に実装して動作を確認した。
2. 同プロセッサに対し、プログラミングを行うための簡易ソフト作成ツールを開発した。



FPGA 内に構築したマイクロプロセッサシステムの例

一般的な FPGA に実装した場合の回路規模

	従来の プロセッサ(Nios II/e)	本研究の オリジナルプロセッサ	従来品に対する 本プロセッサの特徴
CPUビット数	32bit 汎用CPU	16bit 制御用途CPU	用途を明確化
回路規模	700 LE*	260 LE	左記の約1/3の回路規模
使用メモリ量	1kBメモリ (M9K) × 4個	1kBメモリ (M9K) × 1個	左記の約1/4のメモリ量
動作速度	145.75MHz	154.13MHz	左記と同等以上の速度

* LE (Logic Element) FPGA の回路規模の単位